

DSPs



¿Qué es un DSP?

DSP (Digital Signal Processor) Procesadores digitales de señal. Un DSP es un microprocesador específico para el tratamiento de señales, esta especialización se necesita a la hora de procesar señales de cualquier tipo en tiempo real. La mayoría de los sistemas de audio, video y transmisión de datos digitales usados en la actualidad, requieren algoritmos de una elevada complejidad matemática. La solución que aportan los DSP es que pueden realizar operaciones matemáticas complejas en un solo ciclo de reloj por lo que el procesado (de señales de audio, de video, etc.) es el ideal, en contraposición a lo que aportan los microprocesadores convencionales (cualquiera de los que tienen nuestros PC de casa).

La diferencia principal entre un DSP y un microprocesador convencional es que el DSP es muy rápido para un tipo de operaciones concretas, ya que tiene instrucciones especiales para ellas, y las puede

realizar de forma paralela, su velocidad de procesamiento es mas baja que un procesador convencional pero para las operaciones que debe realizar es suficiente, ya veremos que la velocidad de procesado en un DSP no es la característica mas importante. Además los DSPs están diseñados, en su mayor parte, para sistemas embebidos, es decir para sistemas autónomos, como teléfonos móviles, cámaras de fotografiar digitales, etc. En este tipo de aplicaciones el precio, el consumo, el tamaño y la ocupación de memoria son factores básicos a la hora de la comercialización, por tanto es obvio que no se puede colocar un powerPC en un teléfono móvil, puesto que su precio se dispararía, tendría un consumo elevadísimo y seria un teléfono de grandes dimensiones.

Un microprocesador convencional posee una velocidad de procesamiento mucho mayor que un DSP aunque como no tiene instrucciones concretas, ni es específico para un tipo de operaciones es mas lento que el DSP para las operaciones específicas para las que se han diseñado éstos.

Como ejemplo tenemos un microprocesador Motorola 68000 que necesita 10 ciclos de reloj para una suma y 74 ciclos de reloj para una multiplicación, sin embargo un DSP puede realizar una operación MAC (**M**ultiply, **A**dd, y **A**ccumulate) es decir **permite multiplicar, sumar y guardar el resultado en un ciclo de reloj.**

Dependiendo del tipo de arquitectura y tomando los ultimos modelos de DSPs aparecidos en el mercado es posible realizar mas de una operación MAC por ciclo. Como ejemplo tenemos el buque insignia de Texas Instruments el TMS320C64xx que llega a realizar hasta 1200-4000 MMACs (10^6 operaciones MAC por segundo) de 16 bit. A una velocidad máxima de 1GHz.

Este tipo de operación MAC es una de las instrucciones especiales de los DSPs y una de las mas importantes a la hora del procesado digital de señales. En este sentido se podría extender la explicación mucho mas, algo que no es el objetivo de este artículo, podemos introducir que las operaciones básicas que debe realizar un

DSP son convolucion, correlación, filtrado, transformaciones discretas, etc. todas orientadas al tratamiento digital de señal.

La función principal de un DSP es la siguiente, que se puede observar en la figura.

- La entrada es una señal analógica, ya sea audio, video, cualquier señal recibida por cable, o por otro medio.
- El DSP convierte la señal analógica a digital para su posterior procesado
- Procesado matemático de la representación de la señal.
- Se vuelve a convertir la señal obtenida de digital a analógica.
- Se da a la salida una señal analógica.

De esta forma se obtiene un procesamiento en tiempo real de la representación matemática de la señal.

Aplicaciones

Se utilizan para comunicaciones mediante Modem ADSL, manejo en comunicaciones entre protocolos diferentes, procesos de comunicación entrada salida I/O para en los que en algunos casos se necesita un procesador en exclusiva,... Sus aplicaciones mas importantes se dan en la telefonía móvil, en aparatos de audio y video digital, en MODEM y sistemas de comunicación. Algunos ejemplos de usos concretos de estos dispositivos son: para la codificación de Huffman, utilizado en algoritmos de comunicaciones. Para la Transformada discreta del Coseno, utilizada en imagen y vídeo, etc.

Historia del DSP

Durante los últimos 25 años, los diferentes dispositivos se han ido desarrollando desde el primer procesador de señal programable ICs a los diseños de actuales SoC (System on Chip) y los basados en soluciones FPGA (Full Programmable Gate Array).

En 1979, **Intel** introdujo el I 2920, un procesador de 25 bits de número entero con un ciclo de instrucción de 400 ns y una ALU también de 25 bits. Por la misma época, **NEC** introdujo el upd7720, un procesador de 16 bits que tenía una memoria de programa de 512 words y una



memoria de datos de 128+512. Éste fue realmente el primer procesador digital de señal integrado, capaz de ser utilizado en aplicaciones reales con ALUs de $16 \times 16 > 32 - 16$ bits. Uno de las primeras aplicaciones fue un vocoder LPC desarrollado en el laboratorio de Lincoln. Sobre el año 80, **Texas Instruments** había introducido el TMS 32010 como competidor del procesador de NEC y Fujitsu introdujo el MB8764, ambos ICs programables de 16 bits. Fue Texas Instruments quien acuñó el término Digital Signal Processor (DSP) procesador digital de señales, y se apropió de las siglas «DSP» para referirse a este tipo específico de producto.

En los siguientes veinte años se produjo el desarrollo de dispositivos mucho más rápidos, dispositivos de coma flotante, complejos ASICs y muchos más, basado sobre los principios del procesamiento digital de señales, pero no necesariamente situados dentro de la definición de «DSP».

En 1995, el 95% de las aplicaciones orientadas a hardware se desarrollaban utilizando procesadores digitales de señales. En esta época, solamente un número muy pequeño de empresas comenzaban a investigar la tecnología de FPGA.

En la actualidad, los papeles han cambiado y existe una mayoría abrumadora de soluciones basadas en FPGAs.

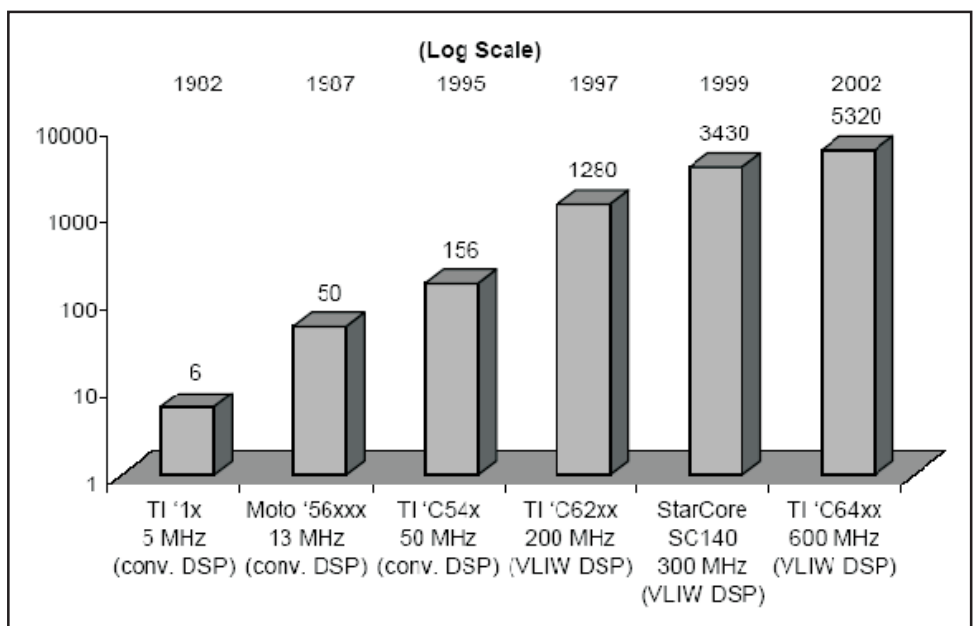
Este hecho indudablemente se debe a que los nuevos dispositivos FPGA se están convirtiendo en dispositivos increíblemente flexibles, integran “Funciones de Aplicación Específicas”, y cores programables, haciéndolos muy competitivos con respecto a otras soluciones.

Distintos tipos de DSPs arquitectura y funcionamiento

En esta parte se va a analizar con detenimiento la evolución de los DSPs y su arquitectura desde sus comienzos hasta la actualidad ya que se han convertido desde entonces en una parte fundamental de las comunicaciones y de la electrónica de consumo.

Con todo, su arquitectura sigue siendo esencialmente igual que en sus inicios. Ahora, las nuevas arquitecturas de DSP que se están originando se adaptan a multitud de aplicaciones.

Las **arquitecturas convencionales de DSP**, que emergieron en los años 80, siguen fundamentalmente el patrón muestra-



Evolución del consumo de diferentes DSPs a lo largo de su historia

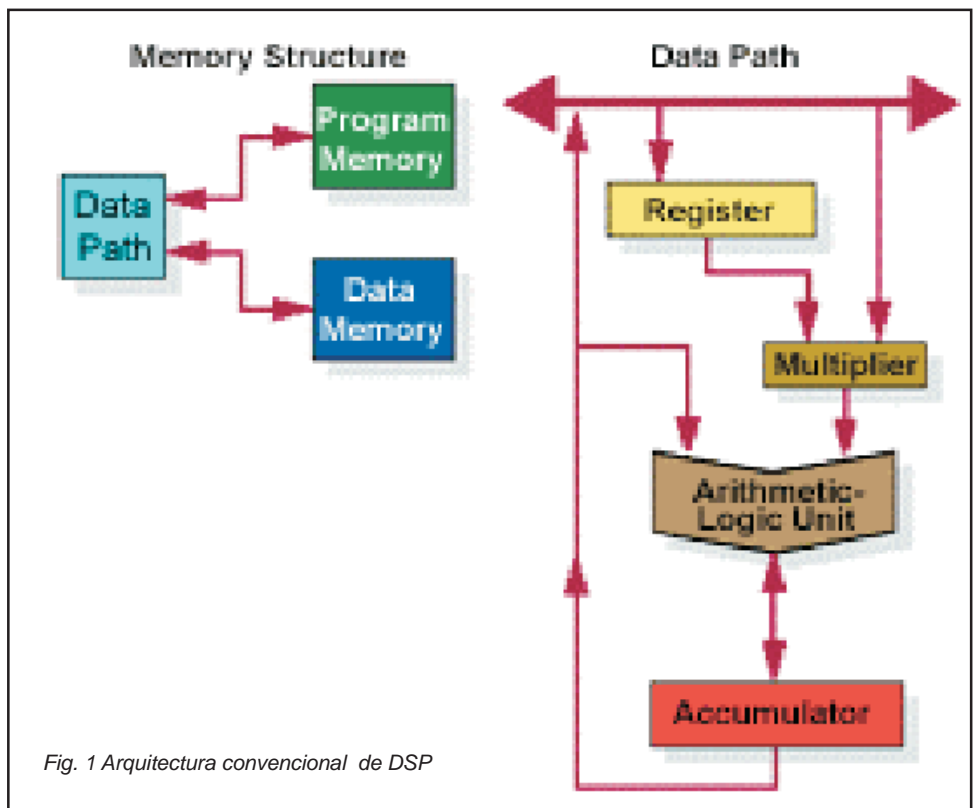


Fig. 1 Arquitectura convencional de DSP

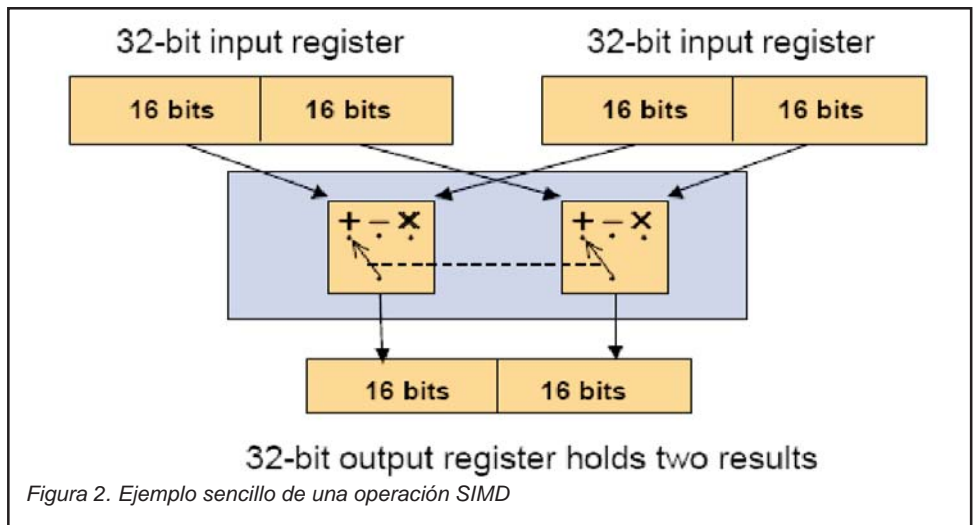
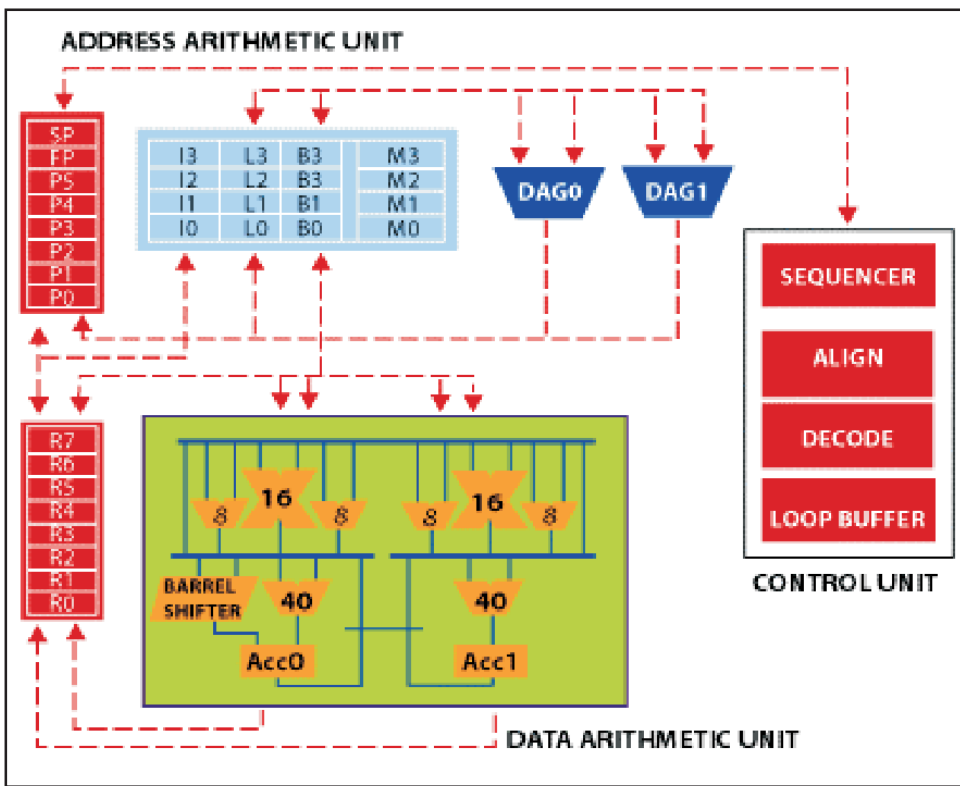


Figura 2. Ejemplo sencillo de una operación SIMD



Arquitectura de un DSP Blackfin de Analog Devices, esta arquitectura permite manejar anchuras de las palabras de datos variables.

do en la figura 1. Su acceso de memoria utiliza típicamente una **arquitectura estilo Harvard**, con los buses de datos y los de instrucciones separados. Sus elementos principales son un multiplicador, una unidad de lógica/aritmética (ALU), y un registro de la acumulación, permitiendo la creación de una unidad multiplicadora-acumuladora (MAC) que acepta dos operandos. Dependiendo del procesador, los operandos pueden ser de 16, 24, 32 o 48 bits y las palabras pueden estar en formato de punto fijo o punto flotante. Cualquiera que sea el ancho de palabra que ofrece el DSP, se ejecuta una instrucción por ciclo de reloj.

Figura 1. Arquitectura convencional de DSP, introducida en los años 80, se separan los buses de datos y de memoria y ofrecen las instrucciones de anchura fija, ejecutando una instrucción por ciclo de reloj.

Las instrucciones pueden ser bastante complejas. Una sola instrucción puede incorporar dos movimientos de los datos, una operación del MAC, y dos actualizaciones del puntero. Estas instrucciones complejas hacen que el DSP convencional posea alto grado de densidad de código al realizar operaciones matemáticas repetitivas. Las instrucciones de anchura fija son ineficaces cuando las tareas realizan incrementos simples del contador como parte de un lazo de control, por

ejemplo. Incluso si el contador solamente aumenta 10, el procesador necesita utilizar la anchura de la palabra completa para los valores. DSPs convencionales son también débiles en la manipulación de datos a nivel de bit.

No obstante, debido a su potencia de cómputo, los DSPs convencionales ganaron presencia en aplicaciones para comunicaciones y aplicaciones media. Los dispositivos para comunicaciones, incluyen el módem y procesadores de telefonía, codificación de voz y filtros. Usos en aplicaciones media, incluyen audio digital, vídeo, y proyección de imagen.

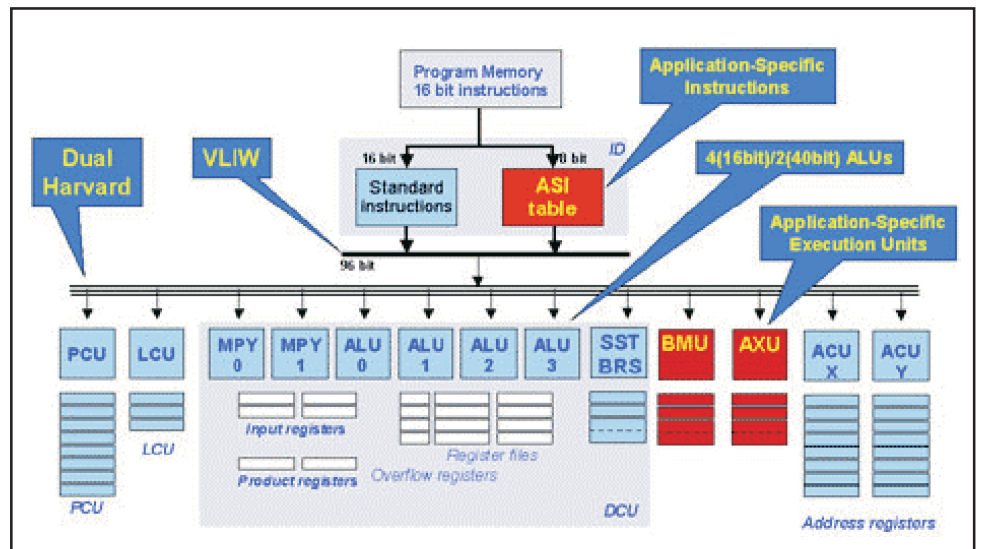
Aparece el DSP mejorado

Mientras que el proceso tecnológico de fabricación de semiconductores se desarrollaba, los DSPs convencionales comenzaron a adquirir periféricos, memoria local, puertos de I/O, contadores de tiempo, y controladores dma, todo ello incluido en el mismo chip. Su arquitectura básica, sin embargo, no cambió en más de una década. A mediados de los 90s, comenzó a emerger el **DSP mejorado**.

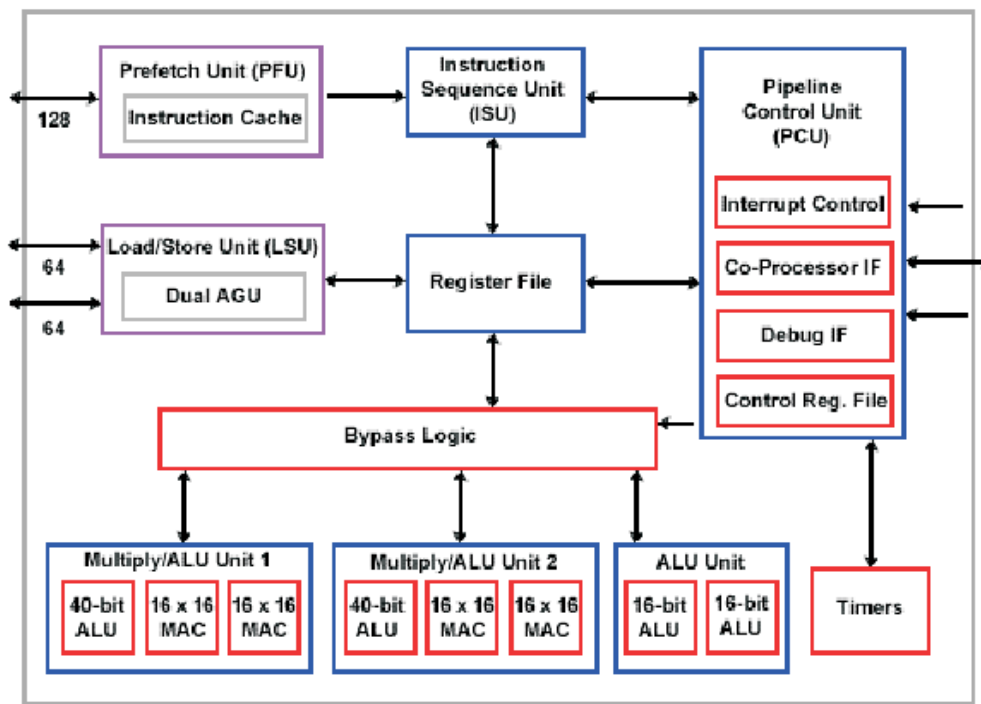
Una característica común de estos DSPs mejorados es la presencia de un segundo MAC, que permite un cierto *paralelismo en el cómputo*. En muchos casos, este paralelismo se extiende a otros elementos en el DSP, permitiendo que el dispositivo realice en una sola instrucción, operaciones de múltiples datos (SIMD Single Instruction Multiple Data).

Esto se logra a menudo con el empaquetamiento de los datos, que permite a los registros, y a los data-path, manejar dos “medias palabras” (half-words) como operandos en cada ciclo de reloj. Junto con el empaquetamiento de datos, muchos **DSPs mejorado** permiten instrucciones con anchuras fraccionarias de palabra, lo cual permite lanzar instrucciones múltiples simultáneamente.

El **DSP mejorado** también tiende a incorporar características para aumentar la velocidad de ejecución de algoritmos en un espacio de aplicación específico, así como agregar periféricos de propósito especial y memoria. La naturaleza exacta de la especialización varía con el uso al que va destinado el **DSP mejorado**, que hace que las comparaciones entre ellos sean



DSP de Adelante: Saturno; es la esencia del funcionamiento VLIW, maneja las instrucciones VLIW que pueden abarcar varias instrucciones secundarias que controlen diversos recursos.



las instrucciones en la que una de ellas depende de los resultados de la otra. No todo el software de uso de DSP tiene una estructura adecuada para la ejecución de lanzamiento múltiple, pero cuando es posible, se consiguen DSPs con un rendimiento más alto.

El Paralelismo

Existen dos principales opciones para conseguir este lanzamiento múltiple de instrucciones en los DSPs:

Very Long Instruction Word (VLIW) y **arquitecturas superscalares**. Ambos tienen unidades múltiples de la ejecución configuradas para funcionar en paralelo y usan sistemas de instrucciones RISC.

Sin entrar mucho en detalle el funcionamiento podría definirse como sigue:

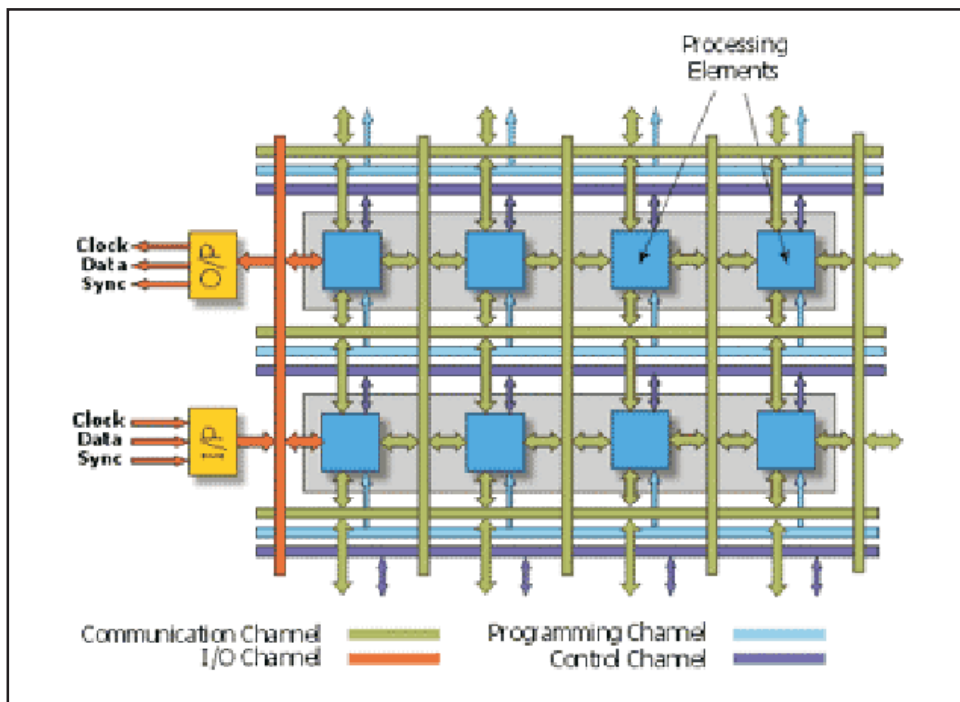
Las instrucciones de una arquitectura de VLIW son explícitamente paralelas, compuestas de varias instrucciones secundarias que controlan diferentes recursos.

Las arquitecturas superscalares, por su parte, cargan instrucciones, después utilizan programas run-time hardware para identificar las instrucciones que pueden funcionar en paralelo y “mapearlas” en sus unidades de la ejecución.

DSPs Superscalares

La estructura de un DSP superscalar, el ZSP600 de LSI, aparece en la figura. Como el interfaz de la memoria del core no está forzado, parece una arquitectura de VLIW. Pero la presencia de la unidad ordenadora de instrucción (ISU) y la unidad de control del pipeline denotan su naturaleza superscalar. El ZSP600 llama ocho instrucciones a la vez, y puede ejecutar seis, usando sus cuatro MAC y dos unidades de ejecución ALU simultáneamente. El empaquetado de los datos permite que las unidades realicen operaciones de 16 o 32 bit. La arquitectura también permite añadir un coprocesador para agilizar las funciones específicas del DSP.

DSP Superscalar, LSI Logic's ZSP600, usa varias instrucciones simultáneamente y dinámicamente estas instrucciones las mapea a unidades de ejecución. Puesto que el hardware maneja el ordenamiento y cambia las instrucciones de posición, se simplifica la tarea del programador de



complicadas.

Muchos incluyen aceleradores de hardware para las operaciones más frecuentes, proporcionan modos de direccionamiento especializados y sistemas de instrucción que pueden incluir instrucciones especiales de DSP e instrucciones RISC (Reduced Instruction Set Computing) para mejorar la operación de control.

Considere, por ejemplo, a familia de **Blackfin DSP de Analog Devices**. Esta familia se usa para tratamiento de voz, vídeo, y para proceso de señal de comunicaciones de datos junto con operaciones de control

Los Sistemas de Instrucción

Otras arquitecturas de DSP han surgido siguiendo diversos modelos de programación. En la búsqueda de los niveles del rendimiento más alto, estas arquitecturas permiten que el DSP lance múltiples instrucciones al mismo tiempo para su ejecución paralela. Mientras que estas aproximaciones dan lugar a mayor velocidad de ejecución del código, también hacen software más difícil de optimizar. Requieren un especial cuidado en el ordenamiento de las instrucciones para evitar el acceso simultáneo a los mismos datos. También necesitan evitar la ejecución simultánea de

software comparándolo con el trabajo realizado en una arquitectura VLIW.

Esta capacidad de agregar coprocesador se está convirtiendo en una característica común de los cores de los DSPs de alto rendimiento.

Una arquitectura introducida recientemente, el **PulseDSP** de Systolix, hace la tarea más fácil. Similar a un FPGA, el PulseDSP ofrece una estructura paralela, una estructura repetida, según se muestra en la figura. Todas las transferencias de datos ocurren de forma síncrona en un flanco de reloj.

Systolix's PulseDSP es un array "sistólico" que puede funcionar como coprocesador o como unidad independiente para los usos tales como filtros y FFTs.

Las innovaciones tales como el PulseDSP además de las proliferación de otras arquitecturas de DSP son un fuerte indicador de lo importancia que han tomado estos dispositivos. En muchos usos, especialmente las comunicaciones, comparten el protagonismo con el procesador RISC. El DSP maneja los datos y el RISC maneja los protocolos. Hay problemas con la implementación de estos dispositivos duales, por supuesto, incluyendo complejidad creciente del desarrollo del coste y del software. Una razón es que muchos DSPs están agregando instrucciones RISC a su sistema esto puede complicar su aplicación a otros procesadores.

Estos **procesadores extendidos RISC**, **DSPs convencionales mejorados**, y las **arquitecturas de alto rendimiento** han proliferado en los últimos años, una muestra segura de la importancia que DSPs han adquirido. Además, esa proliferación es muy probable que continúe. Con nueva tecnología que permita la integración de periféricos múltiples con cores de DSP y de sistemas de instrucciones que ajustándose a las necesidades de las aplicaciones, los DSPs se dirigen hacia la forma de un microcontrolador. De hecho se están desarrollando para convertirse en un bloque fundamental para cualquier sistema.

Tendencias para la mejora de las arquitecturas

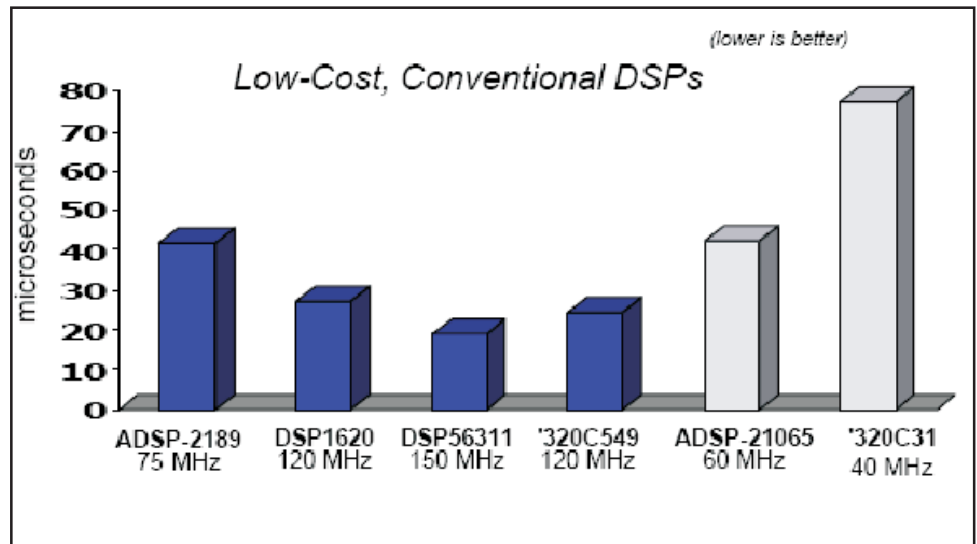
✓ Mejorar rendimiento computacional

Consistente en elevar la frecuencia de reloj del procesador o incrementar el paralelismo, es decir, realizar mas tareas en cada ciclo de instrucción.

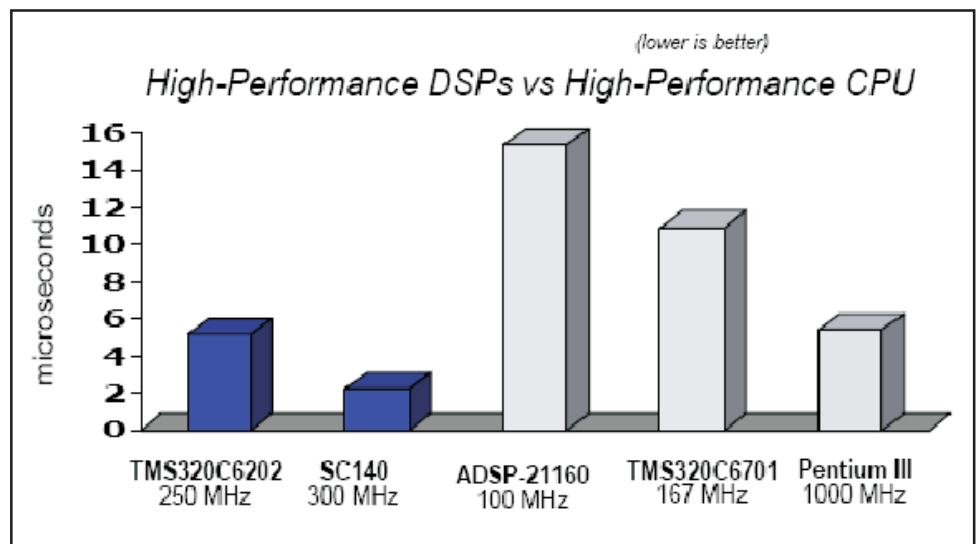
Para aumentar el paralelismo se puede

En las siguientes graficas se pueden ver las comparaciones de las características de algunos procesadores.

Coste



Velocidad de ejecución



aumentar el numero de operaciones a realizar o el numero de instrucciones a ejecutar por ciclo de reloj.

Para aumentar el numero de operaciones se puede elegir:

- Extender la arquitectura siguiendo el estilo tradicional de los DSPs. Añadiendo mas HW como unidades de ejecución , buses para estas unidades, incluso nuevo juego de instrucciones para mejorar este HW.
- Empleo de técnicas SIMD para aumentar las operaciones realizadas que es el objetivo.

Para aumentar el numero de instrucciones por ciclo de reloj:

- Emplear técnicas VLIW o superescalar. Así cada instrucción es un conjunto de instrucciones RISC.
- Aumentar el paralelismo a nivel de

instrucción. Este paso depende del numero de operaciones que se pueden realizar sin variar el algoritmo, y del numero de operaciones que puede realizar el HW simultáneamente.

RESUMEN de las tendencias que se siguen para la mejora de las arquitecturas de los DSPs:

- VLIW + memoria + consumo + complejidad de programación
- SIMD + memoria + consumo + complejidad de programación
- Sets de instrucciones mas simple aumenta la velocidad + memoria
- Mezcla de longitudes de las palabras para reducir la memoria que se usa
- Segmentado de la maquina cada vez mayor para aumentar la velocidad del reloj

+ memoria + consumo + complejidad de programación

- DSPs unidos con procesadores de propósito general
- Se busca que exista la mayor compatibilidad posible

Pero estas mejoras pueden incidir negativamente en el rendimiento de cada DSP luego se debe buscar el dispositivo adecuado para cada aplicación.

Comparativa de los DSPs mas modernos y sus características

En esta parte se va a realizar una comparativa de algunos factores que afectan al rendimiento de algunos DSPs. Los factores principales bajo estudio van a ser: velocidad de procesamiento, memoria usada, eficiencia energética (consumo) y coste. También se analizaran conceptos como compatibilidad que esta tomando cada vez mayor importancia en el desarrollo de los diferentes dispositivos.

Los procesadores bajo estudio son:

Alto rendimiento: **TMS320C64xx** y **StarCore SC140**

Bajo consumo: **TMS320C55xx** y **ADSP-BF53x**

Propósito general: **Intel PXA2xx** y **OMAP5910**

TMS320C64xx

Ventajas:

- Es el procesador más rápido del mercado, hasta 1 Ghz en su última versión.
- Compilable
- Compatible con su antecesor el C62xx

Inconvenientes:

- Alto consumo de memoria
- Alto coste de chip
- Dificultad de programación en ensamblador

StarCore SC140

Ventajas:

- Rápido
- Bajo uso de memoria
- Compilable
- Bajo consumo

Inconvenientes:

- No es tan rápido como el C64xx
- No es compatible con versiones anteriores
- Alto coste de chip

TMS320C55xx

Ventajas:

- Bajo coste de chip
- Bajo uso de memoria
- Bajo consumo
- Posibilidades de ser compatible con modelos anteriores

Inconvenientes:

- No muy rápido
- No muy compilable
- Difícil de programar en ensamblador

ADSP-BF53x

Ventajas:

- Bajo coste de chip
- Bajo uso de memoria
- Bajo consumo
- Compilable

Inconvenientes:

- No tan rápido como los DSPs de gama alta
- No es compatible con arquitecturas anteriores

PXA2xx

Ventajas:

- Bajo coste de chip
- Bajo uso de memoria
- Compatible con anteriores arquitecturas
- Soporta sistemas operativos y compiladores

Inconvenientes:

- Escasa eficiencia en consumo y coste
- No muy eficiente para operaciones de DSPs

OMAP5910

Ventajas:

- Bajo coste de chip
- Bajo uso de memoria
- Bajo consumo
- Soporta sistemas operativos y compiladores
- Compatible con el C54xx y ARM

Inconvenientes:

- C55xx no es demasiado compilable
- Además la arquitectura de doble core complica el desarrollo

Conclusiones

Desde su aparición los DSPs han ido evolucionando en mayor o menor medida hasta la actualidad, donde se ha convertido en un dispositivo imprescindible para las comunicaciones, la electrónica de consumo y diferentes aplicaciones a las que se ha ido adaptando con el tiempo.

Las diferentes arquitecturas que se conocen y que siguen apareciendo encaminan su diseño a solucionar diferentes aspectos que mejoren el rendimiento del dispositivo y mejorar las aplicaciones en las que se utilice. Para esto se han comparado: coste, velocidad, consumo de memoria, consumo, compatibilidad,... Llegando a la conclusión de que **no existe un dispositivo perfecto ya que hay uno óptimo para cada diferente aplicación**. Un capítulo pendiente para los DSPs es la flexibilidad para adaptarse a diferentes aplicaciones, aun así el crecimiento en los últimos años del sector y la aparición de nuevas y diferentes arquitecturas hace complicada la elección de un dispositivo concreto para cada aplicación.

En la actualidad debido a la complejidad y diferentes funciones de cada aplicación se están utilizando en mayor número soluciones heterogéneas, como la citada anteriormente de Texas Instruments y ARM: OMAP5910.

Por último se puede concluir que los DSPs comienzan a tener serios competidores en todos los frentes. En muchos casos la clave para el éxito, y por tanto la decisión por un dispositivo u otro se encuentra en el software (Compiladores y otras herramientas de desarrollo) y no en el hardware, ya que cuando aumenta la complejidad de la aplicación el mayor coste viene dado por el desarrollo. En este sentido las ventajas de desarrollo de los DSPs respecto a GPPs y FPGAs están disminuyendo, y como se anticipa en la introducción los nuevos dispositivos FPGA se están convirtiendo en dispositivos increíblemente flexibles, integran "Funciones de Aplicación Específicas", y cores programables, haciéndolos muy competitivos con respecto a las demás soluciones.